# SEMICONDUCTOR DEVICE AND POWER CONVERTER

Publication number: JP2000217337 Publication date: 2000-08-04

Inventor:

MITSUYANAGI TOSHIYUKI

Applicant:

TOKYO SHIBAURA ELECTRIC CO

Classification:

- international:

H01L25/07: H01L23/58: H01L25/18: H02M1/00:

H01L25/07; H01L23/58; H01L25/18; H02M1/00; (IPC1-

7): H02M1/00; H01L23/58; H01L25/07; H01L25/18

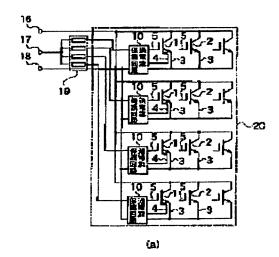
- european:

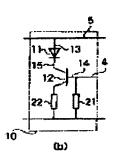
Application number: JP19990016139 19990125 Priority number(s): JP19990016139 19990125

Report a data error here

#### Abstract of JP2000217337

PROBLEM TO BE SOLVED: To raise the load short-circuit withstand strength and improve the reliability of a plurality of voltage-driven elements when the elements are arranged in parallel. SOLUTION: A prescribed number of voltage-driven elements are divided into a plurality of groups each composed of a plurality of parallel-connected voltage-driven elements 1 and 2 including the voltage driven element 1 having an accessory emitter 4 for detecting current so that each group may be protected from overcurrents by means of one overcurrent protective circuit 10.





Data supplied from the esp@cenet database - Worldwide

# (19)日本国特許庁 (JP) (12) 公開特許公報 (A)

(11)特許出願公開番号 特開2000-217337 (P2000-217337A)

(43)公開日 平成12年8月4日(2000.8.4)

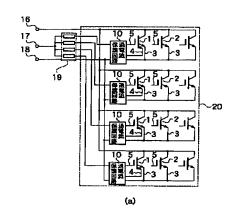
(51) Int.Cl. <sup>7</sup>						
		酸別記号	FΙ			テーマコード(参考)
H02M 1	/00		H 0 2 M	1/00	L	5 H 7 4 0
H01L 23	/58		H01L 2	3/56	С	
25	/07		2	5/04	С	
25	/18					
•			審查請求	未請求請求項の多	t7 O	L (全 6 頁)
(21)出顧番号	特顯	<b>資平</b> 11-16139	(71) 出願人	000003078 株式会社東芝		
(22)出願日	平5	成11年1月25日(1999.1.25)	(72)発明者	神奈川県川崎市幸区 三柳 俊之 東京都府中市東芝町		
			(74)代理人	府中工場内 100083806 弁理士 三好 秀和	1 <i>(\$</i> 1	7名)
			Fターム(参	考) 5H740 BA11 BB0		

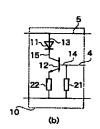
# (54) 【発明の名称】 半導体装置及び電力変換装置

# (57)【要約】

【課題】 本発明は、電圧駆動型素子を複数個並列した 場合に、負荷短絡耐量が高く、信頼性を向上させること を目的とする。

【解決手段】 所定の複数個からなる電圧駆動型素子を 電流検出用の付属エミッタ4を持つ電圧駆動型素子1を 含む複数個の電圧駆動型素子1,2の並列接続で構成さ れる複数のグループに分割し、この各グループをそれぞ れ1個の過電流保護回路10で過電流から保護するよう に構成したことを特徴とする。





# 【特許請求の範囲】

【請求項1】 所定の複数個からなる電圧駆動型素子を並列接続した構成を有する半導体装置において、前記所定の複数個からなる電圧駆動型素子を電流検出用の付属エミッタを持つ電圧駆動型素子を含む複数個の電圧駆動型素子の並列接続で構成される複数のグループに分割し、この各グループをそれぞれ1個の過電流保護回路で過電流から保護するように構成してなることを特徴とする半導体装置。

1

【請求項2】 前記各グループ内で同一のゲート・エミ 10 ッタ間電圧におけるコレクタ電流が最も大きい電圧駆動型素子の付属エミッタ、主エミッタ及びゲートを前記過電流保護回路に接続してなることを特徴とする請求項1 記載の半導体装置。

【請求項3】 前記各グループ毎に前記ゲートをゲート 抵抗を介して外部に接続するように構成してなることを 特徴とする請求項2記載の半導体装置。

【請求項4】 それぞれ複数個の電圧駆動型素子を持つ 前記各グループ及びこの各グループにおける前記過電流 保護回路の全てを1個の加圧接触構造型パッケージに収 20 納してなることを特徴とする請求項1記載の半導体装 置。

【請求項5】 それぞれ複数個の電圧駆動型素子を持つ 前記各グループ及びこの各グループにおける前記過電流 保護回路の全てを1個のモジュール構造型パッケージに 収納してなることを特徴とする請求項1記載の半導体装 置。

【請求項6】 前記複数のグループ及びこの各グループ における前記過電流保護回路を囲むように、前記各グループに対応した分割環状のゲート電極を配設し、この分 30 割環状のゲート電極上に積層した絶縁膜上に前記ゲート電極数と同数のゲート電極配線を同心環状に形成し、前記各ゲート電極は前記絶縁膜に設けたスルーホールを介して前記各ゲート電極配線に接続してなることを特徴とする請求項4又は5記載の半導体装置。

【請求項7】 請求項1記載の半導体装置を、電力変換 用のスイッチング装置として用いてなることを特徴とす る電力変換装置。

# 【発明の詳細な説明】

# [0001]

【発明の属する技術分野】本発明は、並列接続された複数個の電圧駆動型素子に対し負荷短絡耐量の向上を図った半導体装置及び電力変換装置に関する。

#### [0002]

【従来の技術】電圧駆動型素子である絶縁ゲート型バイポーラトランジスタ(IGBT)などの電力用スイッチング素子において、負荷短絡などによって素子が破壊することを防ぐ回路として過電流保護回路がある。図4は従来からよく知られている過電流保護回路とIGBTとの接続を示している。過電流保護回路10はトランジス 50

タ12、ダイオード11、検出抵抗21及び抑制抵抗22で構成され、トランジスタ12のコレクタ15にダイオード11のカソードが接続されている。トランジスタ12のエミッタと検出IGBT1及びIGBT2の主エミッタ3間に抑制抵抗22が接続されている。検出IGBT1及びIGBT2のゲート5にはダイオード11のアノード13が接続されている。検出IGBT1は電流検出用の付属エミッタ4を有し、この付属エミッタ4がトランジスタ12のベース14に接続され、このトランジスタ12のベース14と検出IGBT1及びIGBT2の主エミッタ3間に検出抵抗21が接続されている。16はコレクタ端子、17はゲート端子、18はエミッタ端子であり、これらのコレクタ端子16、ゲート端子17、エミッタ端子18で外部回路に接続される。

【0003】検出IGBT1及びIGBT2がオン状態で負荷短絡すると検出IGBT1及びIGBT2に過電流が流れる。この過電流の一部が検出IGBT1の付属エミッタ4からも流出し、この流出電流は正常時よりも大きくなる。この流出電流は検出抵抗21に流れ、検出抵抗21の両端の電圧は正常時よりも大きくなる。正常動作時にはトランジスタ12のベース・エミッタ間の電圧が順バイアス電圧以下であるため、トランジスタ12は動作せずオフ状態である。しかし、過電流が流れると検出抵抗21の両端の電圧が上昇し、トランジスタ12は不正に対し、トランジスタ12はオン状態となる。このとき、ゲート端子17・エミッタ18端子間の電圧は急激に低下し、IGBTの破壊が防止できる。

[0004]

【発明が解決しようとする課題】IGBT等の電圧駆動 型素子を複数個並列にして構成する半導体装置に対し て、上記のような過電流保護回路を各IGBT毎に接続 すると、負荷短絡などで過電流が流れた場合に、各々が 独立して保護機能を働かせ、保護機能のばらつきのた め、保護機能の動作しているIGBTと動作していない IGBTとが同時に存在することになり、各IGBT間 で電流分担が不均一となり、IGBTが破壊するおそれ がある。一方、1個の過電流保護回路で複数のチップか らなる複数個の I G B T に対して保護機能を動作させる 場合、各チップ特性や各IGBTのゲート容量等の特性 のばらつきのため、保護動作中に振動が発生し適切な過 電流保護を行えなくなり、また各IGBTの電流分担に 不均一が生じやすく、特定のIGBTに電流が集中し、 過大な電流を遮断することで破壊を起こすおそれがあ る。

【0005】本発明は、上記に鑑みてなされたもので、電圧駆動型素子を複数個並列した場合に、負荷短絡耐量が高く、ゲート容量のばらつき等による振動の発生を防止することができて信頼性を向上させることができ、また小型、軽量化することができる半導体装置及び電力変

3

換装置を提供することを目的とする。 【 0 0 0 6 】

【課題を解決するための手段】上記課題を解決するため に、請求項1記載の半導体装置は、所定の複数個からな る電圧駆動型素子を並列接続した構成を有する半導体装 置において、前記所定の複数個からなる電圧駆動型素子 を電流検出用の付属エミッタを持つ電圧駆動型素子を含 む複数個の電圧駆動型素子の並列接続で構成される複数 のグループに分割し、この各グループをそれぞれ1個の 過電流保護回路で過電流から保護するように構成してな 10 ることを要旨とする。この構成により、1個の過電流保 護回路で保護する電圧駆動型素子の並列個数が少なくな り電圧駆動型素子の特性ばらつきが小さく抑えられて保 護動作中の不均一電流分担が防止される。一方、電圧駆 動型素子を過電流保護回路と1:1で保護するわけでは ないので、保護機能のばらつきのため、保護機能の動作 している電圧駆動型素子と動作していない電圧駆動型素 子とが同時に存在することがなくなり、この点において も保護動作中の不均一電流分担が防止される。したがっ て、特定の電圧駆動型素子に電流が集中し過大な電流を 20 遮断することで破壊を起こすおそれが極めて少なくな る。また、電圧駆動型素子のゲート容量のばらつき等に よる振動の発生が起こりにくくなる。

【0007】請求項2記載の半導体装置は、上記請求項 1記載の半導体装置において、前記各グループ内で同一 のゲート・エミッタ間電圧におけるコレクタ電流が最も 大きい電圧駆動型素子の付属エミッタ、主エミッタ及び ゲートを前記過電流保護回路に接続してなることを要旨 とする。この構成により、過電流保護回路が動作した直 後のコレクタ電流の跳ね上がりが抑えられて、ゲート容 30 量のばらつき等による振動の発生が防止される。

【0008】請求項3記載の半導体装置は、上記請求項2記載の半導体装置において、前記各グループ毎に前記ゲートをゲート抵抗を介して外部に接続するように構成してなることを要旨とする。この構成により、分割された各グループの過電流保護回路が独立に動作して、過電流に対する保護が行われる。

【0009】請求項4記載の半導体装置は、上記請求項 1記載の半導体装置において、それぞれ複数個の電圧駆 動型素子を持つ前記各グループ及びこの各グループにお 40 ける前記過電流保護回路の全てを1個の加圧接触構造型 パッケージに収納してなることを要旨とする。この構成 により、装置の小型化及び軽量化が可能となる。

【0010】請求項5記載の半導体装置は、上記請求項1記載の半導体装置において、それぞれ複数個の電圧駆動型素子を持つ前記各グループ及びこの各グループにおける前記過電流保護回路の全てを1個のモジュール構造型パッケージに収納してなることを要旨とする。この構成により、上記と同様に、装置の小型化及び軽量化が可能となる。

4

【0011】請求項6記載の半導体装置は、上記請求項 4又は5記載の半導体装置において、前記複数のグルー プ及びこの各グループにおける前記過電流保護回路を囲 むように、前記各グループに対応した分割環状のゲート 電極を配設し、この分割環状のゲート電極上に積層した 絶縁膜上に前記ゲート電極数と同数のゲート電極配線を 同心環状に形成し、前記各ゲート電極は前記絶縁膜に設 けたスルーホールを介して前記各ゲート電極配線に接続 してなることを要旨とする。この構成により、各グルー プのゲートを外部に導出すること等が容易となる。ま た、装置の小型・コンパクト化がより一層達成される。 【0012】請求項7記載の電力変換装置は、請求項1 記載の半導体装置を、電力変換用のスイッチング装置と して用いてなることを要旨とする。この構成により、電 力変換装置の負荷短絡耐量を高めることが可能となる。 [0013]

【発明の実施の形態】以下、本発明の実施の形態を図面 に基づいて説明する。

【0014】図1及び図2は、本発明の第1の実施の形 態を示す図である。図1(a)は加圧接触構造型バッケ ージに収納した場合の平面図、同図(b)は図1(a) のA-A'線部分の断面図、図2の(a), (b)は、 図1のIGBT (検出IGBT1及びIGBT2) と過 電流保護回路の接続回路である。なお、図1、図2及び 後述の第2の実施の形態を示す図3において、前記図4 における回路素子等と同一ないし均等のものは、前記と 同一符号を以って示し、重複した説明を省略する。ま ず、半導体装置の構成を、図1を用いて説明する。パッ ケージ内には、電流検出用の付属エミッタ4を有する複 数個のIGBT (検出IGBT1が複数個、IGBT2 が複数個)が搭載され、搭載された複数個のIGBTが 複数個のグループに分割され、グループ数と同数の過電 流保護回路10が図示しない絶縁板を介して搭載されて いる。そして、この複数個のIGBTのグループ及び各 グループにおける過電流保護回路10の全体を囲むよう に、グループ数と同数に分割された分割環状のゲート電 極6が配設されている。分割環状のゲート電極6上に は、絶縁膜7を介してゲート電極6と同数のゲート電極 配線8が同心環状に形成されている。各ゲート電極6と 各ゲート電極配線8とは、絶縁膜7に開けられたスルー ホール9を介して接続されている。過電流保護回路10 のトランジスタ12等の各電子部品は個別に構成される か、または1チップに集積されている。トランジスタ1 2のベース14は各グループ内で同一のゲート・エミッ タ間電圧におけるコレクタ電流が最も大きいIGBTの 付属エミッタ4に接続され、ダイオード11のアノード 13は分割環状のゲート電極6に接続されている。

【0015】図2を用いて、IGBT(検出IGBT1 及びIGBT2)と過電流保護回路10の接続回路を説 50 明する。過電流保護回路10は、上述のように、IGB

Tとは別に構成されている。また、複数個の過電流保護 回路10を独立に動作させるために各グループ毎に接続 されるゲート抵抗19も別に構成されている。複数個の グループに分割されたIGBTのうち同一のゲート・エ ミッタ間電圧におけるコレクタ電流が最も大きい検出Ⅰ GBT1の電流検出用の付属エミッタ4が過電流保護回 路10のトランジスタ12のベース14に接続されてい る。IGBT1のゲート5にダイオード11のアノード 13が接続されている。また、トランジスタ12のベー ス14とIGBTの主エミッタ3の間に検出抵抗21が 10 接続され、トランジスタ12のエミッタとIGBTの主 エミッタ3の間に抑制抵抗22が接続されて過電流保護 回路10が構成されている。複数個のIGBT (検出I GBT1が複数個、IGBT2が複数個)が並列に接続 され、1個の半導体装置20として動作する。この半導 体装置20はコレクタ端子16、ゲート端子17及びエ ミッタ端子18で外部回路に接続される。また、図2に おいて、半導体装置20のゲート端子17とエミッタ端 子18に負のゲート電圧が印加されたときに、トランジ スタ12が破壊するのを防止するためにダイオード11 が必要であり、このダイオード11を接続することによ りゲート端子17に負のゲート電圧を確実に印加でき る。

【0016】次に、本実施の形態の動作を説明する。負 荷短絡等により I G B T (検出 I G B T 1 及び I G B T 2) に過電流が流れた場合、検出 I G B T 1 の付属エミ ッタ4からも過電流が流れ、その過電流を検出抵抗21 が検知し、トランジスタ12がオンする。これにより、 ゲート5・主エミッタ3間の電圧が減少し、IGBTを 流れる電流が制限される。本実施の形態によれば、所定 30 の複数個並列接続されたIGBT(検出IGBT1が複 数個、IGBT2が複数個)を複数のグループに分割し て過電流を保護することにより、1個の過電流保護回路 10が制御する複数のIGBTの特性のばらつきが小さ く抑えられ、さらに各グループ内で同一のゲート・エミ ッタ間電圧におけるコレクタ電流が最も大きいIGBT 2により過電流保護の制御を行うことで、過電流保護回 路10が動作した直後のコレクタ電流の跳ね上がりが抑 えられるので、過電流による素子の破壊及び過電流保護 時の振動並びに不均一電流分担を防止でき、信頼性の高 40 い過電流保護を行うことができる。分割された各グルー ブ毎に接続された過電流保護回路10に対してそれぞれ にゲート抵抗19を接続することにより、各グループが 独立に過電流の保護を行うことができる。また、複数個 のIGBT(検出IGBT1が複数個、IGBT2が複 数個)と過電流保護回路10を1個の加圧接触構造型パ ッケージに収納することで、IGBTと過電流保護回路 10が一体化され、装置の小型化及び軽量化が可能とな

【0017】図3には、本発明の第2の実施の形態を示 50

す。本実施の形態は、上記第1の実施の形態の半導体装置20を、電力変換装置におけるスイッチング装置として用いたものである。図3は、電力変換装置の単相分を示し、半導体装置20、ゲート抵抗19、正側電極23、負側電極24及び中間電位電極25で構成されている。

【0018】本実施の形態の動作を説明する。第1の実施の形態の半導体装置20を用いることにより、負荷短絡耐量が高く、信頼性の高い電力変換装置を得ることが可能となる。

【0019】なお、前記第1の実施の形態における加圧接触構造型バッケージに代えて、モジュール構造型バッケージを用いても、前記と同様に、IGBTと過電流保護回路10が一体化されて装置の小型化及び軽量化が可能となる。

[0020]

【発明の効果】以上説明したように、所定の複数個からなる電圧駆動型素子を電流検出用の付属エミッタを持つ電圧駆動型素子を含む複数個の電圧駆動型素子の並列接続で構成される複数のグループに分割し、この各グループをそれぞれ1個の過電流保護回路で過電流から保護するように構成したため、保護動作中の複数個の電圧駆動型素子の不均一電流分担が防止されて、特定の電圧駆動型素子に電流が集中し過大な電流を遮断することで破壊を起こすおそれが極めて少なくなる。したがって、負荷短絡耐量を高めることができ、信頼性の高い過電流保護を行うことができる。

【0021】請求項2記載の半導体装置によれば、前記各グループ内で同一のゲート・エミッタ間電圧におけるコレクタ電流が最も大きい電圧駆動型素子の付属エミッタ、主エミッタ及びゲートを前記過電流保護回路に接続したため、過電流保護回路が動作した直後のコレクタ電流の跳ね上がりを抑えて、ゲート容量のばらつき等による振動の発生を防止することができる。

【0022】請求項3記載の半導体装置によれば、前記各グループ毎に前記ゲートをゲート抵抗を介して外部に接続するように構成したため、分割された各グループが独立に過電流の保護が行われて、負荷短絡耐量を高めることができる。

【0023】請求項4記載の半導体装置によれば、それぞれ複数個の電圧駆動型素子を持つ前記各グループ及びこの各グループにおける前記過電流保護回路の全てを1個の加圧接触構造型バッケージに収納したため、装置を小型・軽量化することができる。

【0024】請求項5記載の半導体装置によれば、それぞれ複数個の電圧駆動型素子を持つ前記各グループ及びこの各グループにおける前記過電流保護回路の全てを1個のモジュール構造型パッケージに収納したため、上記と同様に、装置を小型・軽量化することができる。

【0025】請求項6記載の半導体装置によれば、前記

複数のグループ及びこの各グループにおける前記過電流 保護回路を囲むように、前記各グループに対応した分割 環状のゲート電極を配設し、との分割環状のゲート電極 上に積層した絶縁膜上に前記ゲート電極数と同数のゲー ト電極配線を同心環状に形成し、前記各ゲート電極は前 記絶縁膜に設けたスルーホールを介して前記各ゲート電 極配線に接続したため、各グループのゲートを外部に導 出すること等が容易となり、また装置の小型・コンパク ト化をより一層達成することができる。

【0026】請求項7記載の電力変換装置によれば、請 10 6 ゲート電極 求項1記載の半導体装置を、電力変換用のスイッチング 装置として用いたため、電力変換装置の負荷短絡耐量を 高めて、信頼性を向上させることができる。

## 【図面の簡単な説明】

【図1】本発明の第1の実施の形態である半導体装置を 加圧接触構造型パッケージに収納した平面図である。

【図2】上記第1の実施の形態の回路図である。

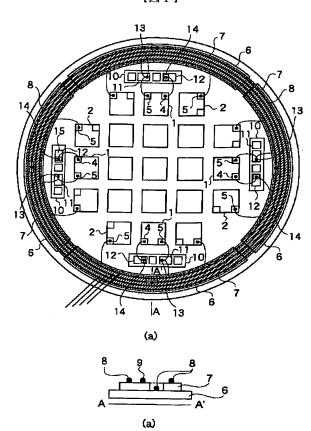
\*【図3】本発明の第2の実施の形態としての電力変換装 置の要部回路図である。

【図4】従来の過電流保護回路付き半導体装置の回路図 である。

## 【符号の説明】

- 1, 2 IGBT (電圧駆動型素子)
- 3 主エミッタ
- 4 付属エミッタ
- 5 ゲート
- - 7 絶縁膜
  - 8 ゲート電極配線
  - 9 スルーホール
  - 10 過電流保護回路
  - 19 ゲート抵抗
  - 20 半導体装置
  - 21 検出抵抗

【図1】



【図2】

